

Weltneuheit in der Black Box

Auf der **electronica 2000** fand TRACE32-PowerNexus viel Bewunderung. Es ist das weltweit erste und bisher einzige Tool, das dem Nexus Standard Klasse 1 bis 3 entspricht. Gleichermaßen interessiert zeigten sich an un-

erfüllt. Der Einsatz allerneuester Designmethoden, wie etwa VHDL in Verbindung mit hochintegrierter FPGA-Technologie, war notwendig, um ein so komplexes Tool in einem so kleinen Gehäuse unterzubringen. Das Tool in

On-Chip Debug-Logik enthalten, von der neuesten Technologie profitieren. TRACE32-PowerTool ist eine Weiterentwicklung der erfolgreichen Produktreihe TRACE32-ICD und basiert auf jahrelanger Erfahrung im Hause Lauterbach mit On-Chip Debug-Schnittstellen.

Konsequent ist auch die Erweiterung der Prozessorliste um den **SH4**, **MIPS** und **XSCALE**, die für Mitte 2001 angestrebt wird und von TRACE32-ICD und TRACE32-PowerTools gleichermaßen unterstützt werden wird. Somit ist Lauterbach Datentechnik GmbH in der Lage für alle wichtigen 32-Bit Architekturen Entwicklungswerkzeuge anbieten zu können. Auch bei unserem In-Circuit Emulator **TRACE32-FIRE** für 16 bis 32-Bit Flash-Kontroller gibt es Neues zu vermelden. Die neuesten Implementierungen **68HC12/MCS12**, **ST10** und **C16x** sind bereits bei unseren Kunden erfolgreich im Einsatz. Das ausgezeichnete Preis/Leistungsverhältnis hat dabei so manchen überrascht.

Zurückblickend hat Lauterbach Datentechnik GmbH nicht nur wieder einmal seine technologische Führerschaft bewiesen, sondern kann auch in der Geschäftstätigkeit zweistellige Zuwachsraten beim Umsatz im Jahr 2000 vorweisen. Weitere Details, sowie andere Neuigkeiten lesen Sie bitte in dieser neuen Ausgabe der Lauterbach News nach. Auf der Embedded Systems 2001 haben Sie dann Gelegenheit, unsere Neuentwicklungen zu bestaunen. Dazu laden wir Sie recht herzlich



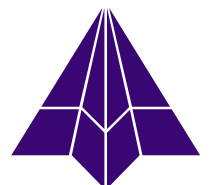
serem Stand viele Kunden, fast alle Halbleiterhersteller und natürlich der Wettbewerb.

Am 16. Oktober 2000 hatte Motorola den MPC565, den ersten Mikrokontroller mit Nexus Klasse 3 Port, der Öffentlichkeit vorgestellt. Bereits 5 Wochen später konnte TRACE32-PowerNexus für den MPC565 auf der electronica bestaunt werden. Während andere Toolhersteller sich noch in Schweigen hüllen, hat Lauterbach Datentechnik GmbH längst Fakten geschaffen. Unsere Ankündigung vom Frühjahr 2000, bei der Verfügbarkeit des ersten Mikrokontrollers mit Nexusport in kürzester Zeit ein Tool dafür zur Verfügung zu stellen, wurde damit exakt

dieser Rekordzeit fertig zu stellen, war natürlich nur in engster Zusammenarbeit mit dem Halbleiterhersteller möglich, wobei sich Lauterbach Datentechnik GmbH wieder einmal als verlässlicher Partner erwiesen hat.

Aus dieser Neuentwicklung ist außerdem unsere neue Produktlinie **TRACE32-PowerTool** entstanden, bestehend aus den Produkten **Power-Debug**, **PowerTrace**, **Power-Nexus** und **PowerProbe**. Sie lässt auch die anderen von Lauterbach Datentechnik GmbH unterstützten Architekturen, die

LAUTERBACH



TRACE32-FIRE

der superschnelle, voll integrierte Risc Emulator

TRACE32-FIRE für die 68HC12-Familie



Zum Jahresbeginn 2001 unterstützt Lauterbach Datentechnik GmbH mit dem universellen RISC Emulator TRACE32-FIRE nun auch die nächste Generation der 68HC12 Familie.

Das neue Modul TRACE32-FIRE 12 unterstützt zunächst den MCS12-DP256. Eine Anpassung an die

schnellen Versionen des 68HC12-DG128 und den 68HC12DT128 wird in Kürze folgen. Alle Mitglieder der 68HC12 Familie können bis zu einer Busfrequenz von 25 MHz (50 MHz Quarz) in Echtzeit emuliert werden.

Beim Einsatz von TRACE32-FIRE 12 kann der Entwickler wählen, ob für die Traceaufzeichnung, die Trigger-Programmierung und die Codeabdeckungsanalyse alle gefetchten oder nur die tatsächlich ausgeführten Instruktionen herangezogen werden sollen. Eine Aufzeichnung der Zyklen, in denen die Instruktionen über den Bus geholt werden, ist vor allem für die Hardware-Entwicklung wichtig. Für den Software-Test interessieren dagegen ausschließlich die tatsächlich

ausgeführten Instruktionen.

Der TRACE32-FIRE für die 68HC12 Familie ist mit zweierlei Speichermodellen lieferbar:

- 256 KByte Emulationsspeicher, um lediglich das interne FLASH zu ersetzen
- 1 MByte Emulationsspeicher, um den ganzen Adressraum abzudecken

Selbstverständlich gibt es für die neue Generation der 68HC12 Familie auch einen software-kompatiblen In-Circuit Debugger TRACE32-ICD MCS12, der das Programmieren von On-Chip FLASH und EEPROM in vollem Umfang unterstützt.

TRACE32-FIRE für ST10/C16x

Der universelle RISC Emulator TRACE32-FIRE unterstützt inzwischen ein breites Spektrum an verschiedenen Prozessorarchitekturen. Dazu gehören auch die ST10 Familie von STMicroelectronics und die C16x Familie von Infineon.

Der FIRE-Emulator für den ST10 mit ST201 Bondout (5 Volt, 50 MHz) und der FIRE-Emulator mit dem ST202 Bondout (3.3 Volt, 80 MHz) unterstützen alle Standard-Prozessoren der ST10 Familie sowie eine Reihe von kundenspezifischen Derivaten. Parallel dazu kann mit dem FIRE-Emulator auch die C16x Familie mit E3 Bondout (3.3 Volt und 5 Volt, 40 MHz) emuliert werden.

Selbstverständlich bietet TRACE32-FIRE wieder volle Sichtbarkeit aller Zugriffe auf das On-Chip FLASH und RAM. Dazu wird ein extra Triggermodul verwendet, dass folgende Leistungsmerkmale bietet:

- Shadow RAM für IRAM/XRAM
- Volles Tracen der Informationen an den Bondout Bussen
- Setzen von Trigger-Ereignissen auf Zugriffe ins IRAM und XRAM

Das Trigger-Modul bietet zudem alle Ressourcen für eine Codeabdeckungs- und Variablen-Analyse.

Codeabdeckung

Für die Codeabdeckung stehen 2 * 1 MByte Flagspeicher zur Verfügung. Damit kann zum einen jede ausgeführte Instruktion markiert werden. Zudem bietet der Flagspeicher die Möglichkeit, die Sprungrichtung bedingter Sprünge festzuhalten. So steht dem Anwender eine volle C1 Codeabdeckungsanalyse zur Verfügung. Siehe dazu auch Bild 1.

Variablen-Analyse

Gleichzeitig stehen für die Variablen-Analyse ein Read- und Write-Flag zur Verfügung. Jedes einzelne Byte im

Speicher kann also genau auf Lese- und Schreibzugriffe hin analysiert werden.

TRACE32-FIRE kann zusätzlich mit einem Port-Analyzer ausgerüstet werden, der es erlaubt das Zeitverhalten aller Peripherie-Signale aufzuzeichnen. Außerdem können 64 externe Kanäle angeschlossen werden.

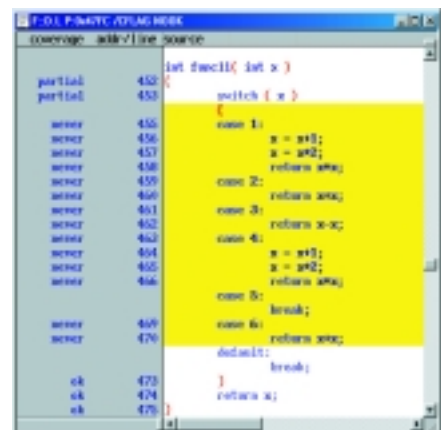


Bild 1

Mit seiner neuen Produktlinie TRACE32-PowerTools bietet Lauterbach Datentechnik GmbH Hochleistungs-Entwicklungswerkzeuge für alle Prozessoren an, die über eine On-Chip Debug-Schnittstelle (BDM, JTAG, OCDS, Nexus ...) und spezielle Trace-Ports verfügen. Hauptneuerungen sind eine höhere Systemperformance, erweiterte Möglichkeiten für Laufzeitmessungen und Performance Analysen, sowie Ressourcen für eine Codeabdeckungs-Analyse.

Die neue Produktlinie TRACE32-PowerTools besteht aus 3 Komponenten:

- PowerDebug
- PowerNexus/PowerTrace
- PowerProbe

Der Leistungsumfang der einzelnen Komponenten soll im folgenden kurz vorgestellt werden.

PowerDebug

Das Power Debug Modul kann alternativ zum Standard Debug Modul als Hardware-Komponente zur Ansteuerung der On-Chip Debugschnittstelle verwendet werden. Es ist mit einem eigenen, schnellen RISC Prozessor ausgestattet, der es erlaubt Intelligenz vom Host in die Ansteuer-Hardware zu verlagern. Dies führt zu einer Reduktion der Kommunikation zwischen Host und Debugger-Hardware. Durch eine solche Systemarchitektur verfügt der Debugger selbst bei komplexen Prozessoren über eine sehr gute Gesamtperformance. Gut sichtbar wird dies beim Laden großer Programme. Die Tabelle in Bild 2 zeigt die durch den Einsatz eines Power Debug Moduls verbesserte Download-Performance am Beispiel der verschiedenen ARM Cores.

Darüber hinaus können durch das Power Debug Modul erweiterte Funktionalitäten angeboten werden. Be-

sonders interessant ist das sogenannte 'Multi-Core Debugging', d.h. das Debuggen von Prozessoren, die mehrere Cores enthalten. Eine Einführung zu diesem Thema finden Sie auf Seite 6.

PowerNexus

Mit PowerNexus bietet Lauterbach Datentechnik GmbH Entwicklungswerkzeuge für Prozessoren an, in die eine Nexus-Schnittstelle integriert ist.

Hinter Nexus steht die Idee, einen Standard für eine globale und offene Schnittstelle zwischen Prozessor und Entwicklungswerkzeug anzubieten. Dazu definiert Nexus eine Hardware-Schnittstelle und ein dazugehöriges Schnittstellen-Protokoll. Die folgenden zwei Implementierungen sind für die Nexus Hardware-Schnittstelle möglich:

- Nexus Auxiliary Input und Nexus Auxiliary Output
- JTAG IEEE 1149.1 und Nexus Auxiliary Output

Siehe dazu auch Bild 3.

Wie der einzelne Halbleiterhersteller die Logik für Nexus auf dem Chip implementiert bleibt offen.

Um eine Skalierbarkeit in der Funktionalität der Werkzeuge zuzulassen, definiert Nexus 4 Klassen:

Klasse 1: Standard Debug Funktionen sowie herstellerspezifische Triggermöglichkeiten

Klasse 2: Klasse 1 plus zusätzliche Pins zur Aufzeichnung des Programmflusses

Klasse 3: Klasse 2 plus die Möglichkeit den Datenfluß aufzuzeichnen

Klasse 4: Klasse 3 plus die Möglichkeiten zur Speichersubstitution und Port Replacement

Der Vorteil eines solchen Standards liegt auf der Hand, sowohl Entwickler als auch Toolhersteller können mit wesentlich geringerem Kosten- und Zeitaufwand auf neue Prozessoren umsteigen.

Den Einstieg in die Nexus-Technologie nutzt Lauterbach Datentechnik GmbH, um eine neue Generation von Entwicklungswerkzeugen auf den

Download Geschwindigkeit in KByte/s

- > Standard Debug Module ARM7
- > Power Debug Module ARM7 (80MHz)
- > Power Debug Module ARM9 (80MHz)

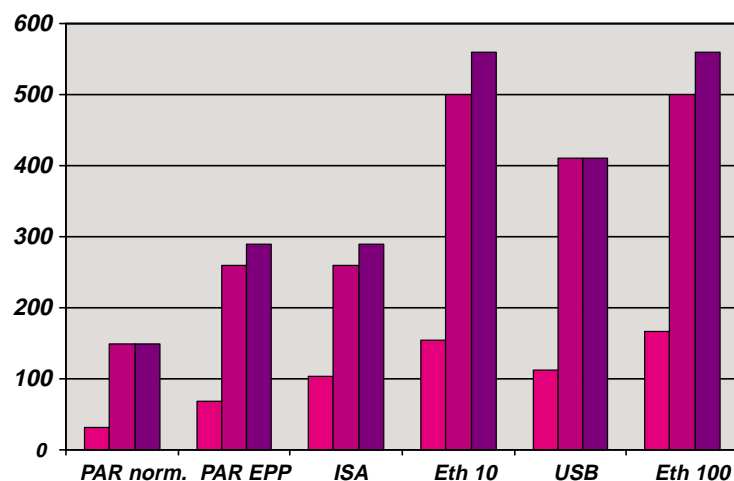


Bild 2

TRACE32-ICD

der kosteneffiziente
In-Circuit Debugger

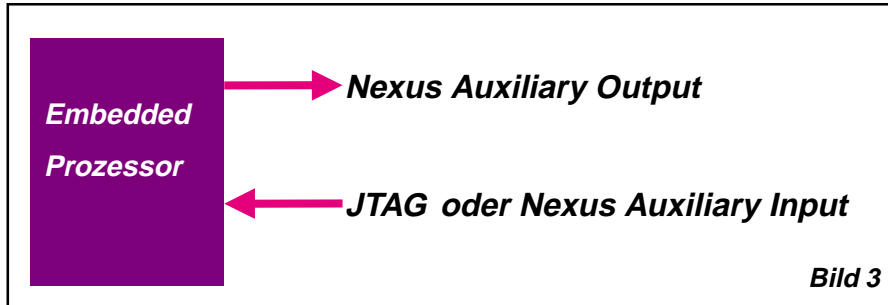


Bild 3

Ein Blockschaltbild mit den wichtigsten Funktionseinheiten von TRACE32-PowerNexus zeigt Bild 4.

TRACE32-PowerNexus wird zunächst für die folgenden Architekturen zur Verfügung stehen:

- **MPC565 von Motorola**
- **C166S V2 von Infineon**

PowerTrace

Die Technologie von TRACE32-PowerNexus wird bis Mitte 2001 auch auf den ARM7/ARM9 (ETM) und auf alle PowerPC Derivate übertragen werden. Unter dem Produktnamen TRACE32-PowerTrace wird dann auch für diese Architekturen ein sehr leistungsfähiges Entwicklungswerkzeug angeboten.

PowerProbe

Bei den Tests und der Integration von Embedded Designs spielt das Zeitverhalten einzelner Portleitungen, Kommunikationsschnittstellen und Interrupts eine wesentliche Rolle.

Zudem gibt es immer einige Zielsystemsignale, die entscheidend für das Gesamtverhalten des Systems sind. (Fortsetzung auf Seite 5)

Markt zu bringen: TRACE32-PowerNexus.

Was ist neu an TRACE32-PowerNexus? Worin unterscheidet sich TRACE32-PowerNexus von den In-Circuit Debuggern TRACE32-ICD mit Trace-Erweiterung?

Sehr großer Tracespeicher

TRACE32-PowerNexus bietet einen 4 bzw. 16 MFrames großen Tracespeicher. Dieser Tracespeicher kann zudem während der Aufzeichnung ausgelesen werden. Damit steht dem Anwender erstmals ein virtuell endloser Tracespeicher für die Aufzeichnung des Programmflusses zur Verfügung. Ein solcher Tracespeicher kann natürlich auch von der TRACE32 Software wesentlich besser für Langzeit Statistik-Analysen ausgenutzt werden. Speziell das Messen von Funktionslaufzeiten und die Analyse des Aufrufverhaltens ist über einen wesentlich längeren Zeitraum durchführbar.

Rekonstruktion des PC

Zur Rekonstruktion des Programmflusses, macht die Nexus-Schnittstelle zur Laufzeit nur die Programmstatus-Informationen und die Sprungzieladressen über den Nexus Auxiliary Output sichtbar. Die TRACE32 Software rekonstruiert daraus bereits zur Laufzeit den aktuellen Program Counter. Damit kann nun auch für Prozessoren mit On-Chip Debuggschnittstelle eine nicht-intrusive Performance Messung durchgeführt werden.

TRACE32-PowerNexus stellt zudem

einen 16 MBit Speicher für die Codeabdeckungs-Analyse zur Verfügung. Dort werden zur Laufzeit die Adressen aller ausgeführten Instruktionen markiert.

Mit der nicht-intrusiven Performance-Analyse und der Codeabdeckungs-Analyse schließt TRACE32-PowerNexus eine wesentliche Lücke bei der Software-Qualitätssicherung.

Auswertung des Datenflusses

Für Prozessoren, die über die On-Chip Debuggschnittstelle kein Lesen des Speichers zur Laufzeit erlauben, stellt TRACE32-PowerNexus alternativ ein 2 MByte großes Shadow RAM zur Verfügung. Damit können ausgewählte Speicherbereiche zur Laufzeit überwacht werden.

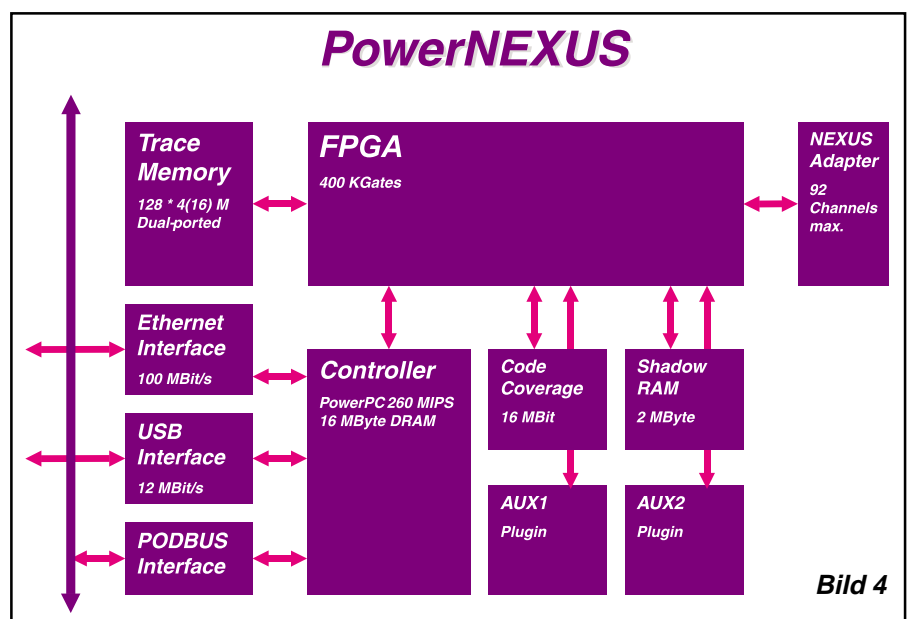


Bild 4

TRACE-ERWEITERUNG FÜR

MPC8240/MPC8260



Lauterbach Datentechnik GmbH ergänzt seine Toolkette für den MPC8240/MPC8260 um einen Echtzeittrace und entsprechende Evaluation Boards.

Der bereits seit längerem verfügbare In-Circuit Debugger TRACE32-ICD für den MPC8240/MPC8260 ermöglicht

ein komfortables Debugging auf C bzw. C++ Ebene über die auf dem Silizium integrierte Debuggschnittstelle. Durch die Trace-Erweiterung ist es nun auch möglich, den kompletten Programm- und Datenfluß aufzuzeichnen. Das TRACE32-Context Tracking ermöglicht speziell für die Software-

Entwicklung eine sehr komfortable Hochsprachen-Traceauswertung mit allen Register- und Stack-Variablen.

Die Traceerweiterung bietet max. einen 128 KFrames tiefen Tracespeicher und arbeitet bis zu einem Bustakt von 66 MHz. Integriert sind zudem folgende Trace- bzw. Triggermöglichkeiten:

- Selektive Aufzeichnung
- Starten und Stoppen der Aufzeichnung abhängig von bestimmten Ereignissen
- Verzögertes Anhalten nach einem Triggerevent

8 externe Tracekanäle erlauben die zusätzliche Aufzeichnung von frei wählbaren Signalen.

Die Traceerweiterung wird über 4 Steckerleisten, die direkt um die CPU angeordnet sind, an das Zielsystem angeschlossen. Die Verwendung des EST Steckers sowie der Einsatz eines BGA Adapters sind ebenfalls möglich. Detaillierte Informationen zur Adaption finden Sie unter:

www.lauterbach.com/icrpq2.html

(Fortsetzung von Seite 4)

TRACE32-PowerProbe bietet nun die Möglichkeit bis zu 64 solcher Signale in die Debug-Umgebung zu integrieren. Die Aufzeichnung erfolgt dabei im State- oder Timing Mode.

Da es für ASICs bzw. FPGAs sehr teuer ist, alle interessanten Signale nach außen zu legen, stellt Lauterbach Datentechnik GmbH für solche SOC-Designs einen speziellen Adapter und ein dazugehöriges VHDL-Modul zur Verfügung. Das VHDL-Modul bietet einen Signalscanner, der bis zu 1024 Kanäle auf eine Konfiguration von 12 bzw. 36 externen Pins (8 bzw. 32 Kanäle plus 4 Steuerleitungen) abbildet. Siehe dazu auch Bild 5.

TRACE32-PowerProbe bietet somit einen vollwertigen Logikanalysator zu einem Bruchteil des Preises herkömmlicher Systeme.

Mehr Details finden Sie unter:

www.lauterbach.com/powerprobe.html

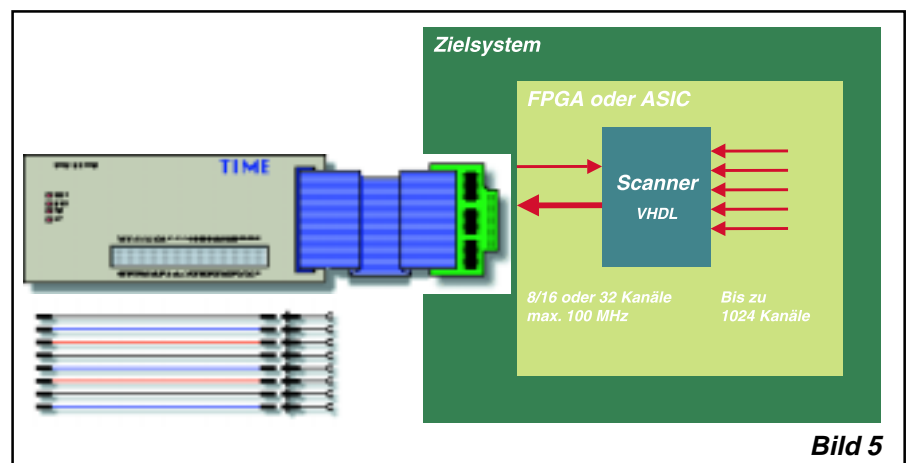


Bild 5

Multiprozessor Debugging

Embedded Designs, bei denen mehrere Prozessoren gemeinsam komplexe Steueraufgaben übernehmen, sind heute keine Seltenheit mehr. Selbstverständlich möchte der Entwickler in der Integrationsphase auch für solche Anwendungen Entwicklungswerkzeuge, die ihm erlauben alle Prozessoren gleichzeitig zu debuggen. Eine optimale Analyse des Gesamtsystems ist aber nur dann möglich, wenn alle Prozessoren möglichst synchron gestartet und wieder angehalten werden können. Die In-Circuit Debugger TRACE32-ICD von Lauterbach Datentechnik GmbH lassen sich so konfigurieren, dass ein komfortables Multiprozessor Debugging möglich ist.

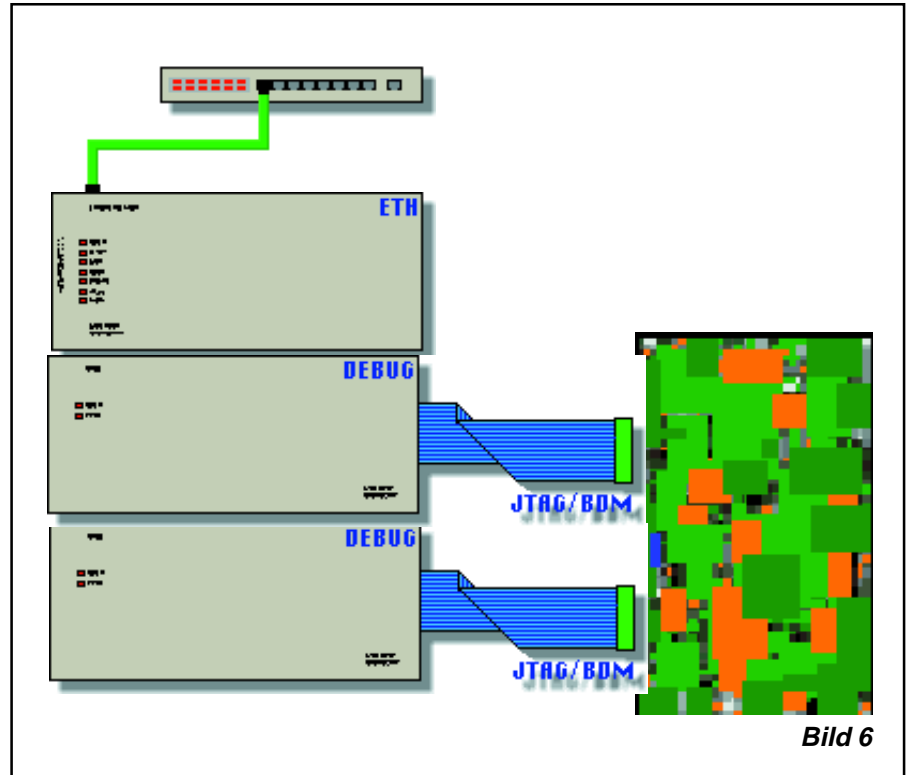
Hardware-Konfiguration

Um eine Multiprozessor-Entwicklungsumgebung aufzubauen, können bis zu 4 Debugger an ein Hostinterface angeschlossen werden. Selbstverständlich ist es auch möglich 2 Debugger und 2 Trace-Module einzusetzen. Siehe dazu Bild 6. Über eine Konfigurationsdatei wird dann festgelegt, welche Hardware von welcher TRACE32 Software-Komponente gesteuert wird.



Start-/Stopsynchronisation

Sollen mehrere Prozessoren möglichst gleichzeitig gestartet und gestoppt werden, muß man zunächst festlegen, wer in der Gesamtkonfiguration als Master und wer als Slave arbeitet. Das System läßt sich



auch so einstellen, dass alle Prozessoren zugleich Master und Slave sind, so dass beim Start eines beliebigen Prozessors alle anderen Prozessoren gestartet und beim Stop eines beliebigen Prozessors alle anderen angehalten werden. Ein synchroner Start kann innerhalb von 10 µs durchgeführt werden. Ein synchrones Anhalten, beispielsweise an einem Breakpoint, kann befehlsgenau durchgeführt werden. Grundvoraussetzung dafür ist allerdings, dass die Debug-Schnittstellen der eingesetzten Prozessoren über einen Trigger-Eingang und einen Trigger-Ausgang verfügen. Ist das nicht der Fall, muß das synchrone Anhalten per Software implementiert werden, was entsprechend mehr Zeit benötigt.

Multicore Debugging

Von Multicore Debugging sprechen wir dann, wenn sich mehrere Cores auf einem Chip befinden und diese getestet werden sollen.

Sind mehrere Cores auf einem Chip integriert und verfügt jeder Core über eine eigene Debug-Schnittstelle, kann die gleiche Hard- und Software-Konfiguration wie für das Multiprozessor-Debugging eingesetzt werden.

Anders sieht es aus, wenn um Pins zu sparen, alle Cores über die gleiche Debugschnittstelle angesteuert werden.

Mehrere Cores, die über das gleiche Debug-Port laufen, können beispielsweise als Daisy Chain verkettet sein. Diese Lösung wird im Moment gerne bei Chips mit ARM Cores eingesetzt, da sich diese Anordnung mit der JTAG Schnittstelle sehr einfach implementieren läßt. Der Debugger benötigt hier die Fähigkeit mit einem bestimmten Core in der Kette zu arbeiten und dafür zu sorgen, dass die Steuersequenzen durch die anderen Cores nur durchgereicht werden. In dem einfachen Fall, dass der Entwickler nur mit einem einzigen Core arbe-

TRACE32-ICD

der kosteneffiziente
In-Circuit Debugger

ten möchte, kann die Position des Cores in der Kette per Software eingestellt werden.

Soll mehr als ein Core gleichzeitig getestet werden, sind wie beim Multi-processor-Debugging mehrere Debug Module nötig. Auf dem Zielsystem müssen dabei die Debug-Stecker mit denselben JTAG Signalen mehrfach vorhanden sein. Siehe dazu Bild 7. Alternativ kann auch ein Adapter benutzt werden, der die JTAG Schnittstelle für mehrere Debugger aufsplittet. Lauterbach Datentechnik GmbH bietet einen solchen Adapter bereits für den ARM an. Da nun mehrere Debugger den gleichen Debug-Port benutzen, muß sichergestellt werden, dass zu jedem Zeitpunkt nur ein Debugger auf den Debug-Port treibt. Dies läßt sich automatisieren, indem die Debug-Tasks auf dem Host durch den Einsatz eines Semaphors regeln, wer exklusiven Zugriff auf das Debug Port hat.

Selbstverständlich gibt es neben Daisy Chaining auch andere Anordnungs-

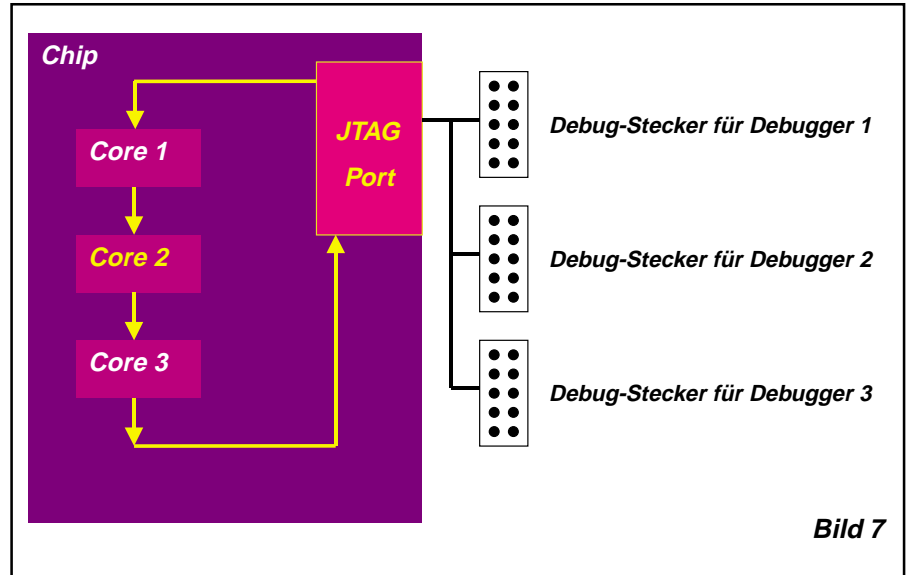


Bild 7

möglichkeiten für mehrere Cores in einem Chip. An Konzepten für das Multicore-Debugging auch für solche Anordnungen wird bei Lauterbach Datentechnik GmbH bereits gearbeitet.

Natürlich können für das Multicore Debugging neben TRACE32-ICD von Lauterbach auch Debugger anderer

Hersteller (z.B. für DSPs) eingesetzt werden.

Im Moment ist eine Zusammenarbeit eines In-Circuit Debuggers TRACE32-ICD für den TriCore mit einem Tasking Debugger für den Carmel in Entwicklung. Beide Cores sind von Infineon.

High Performance Load für den MPC8260

Zum schnellen Laden großer Programme ist die Download-Performance der JTAG Schnittstelle des MPC8260 nicht ausreichend. Da der Prozessor sowieso über eine Ethernet Schnittstelle verfügt, kann diese auch zum Programmieren verwendet werden. Damit lassen sich bis zu 100 mal kürzere Download-Zeiten erreichen.

Um ein HIPERLOAD durchzuführen sind folgende Schritte notwendig:

1.) Über die JTAG Schnittstelle wird der HIPERLOAD Target Agent in das Zielsystem geladen und dort gestartet.

2.) Der HIPERLOAD Target Agent initialisiert zunächst die Ethernet-Schnittstelle, nimmt dann das Programm von der TRACE32-Software auf dem Hostsystem in Empfang und legt dieses im Zielsystemspeicher ab.

3.) Nachdem das Programm fertig geladen ist, muß der HIPERLOAD Target Agent beendet und die Ethernet Schnittstelle zurückgesetzt werden.

Eine Beschreibung der HIPERLOAD Funktion sowie ein HIPERLOAD Target Agent befinden sich auf der TRACE32-Software CD unter:

demo/powerPC/etc/hiperload

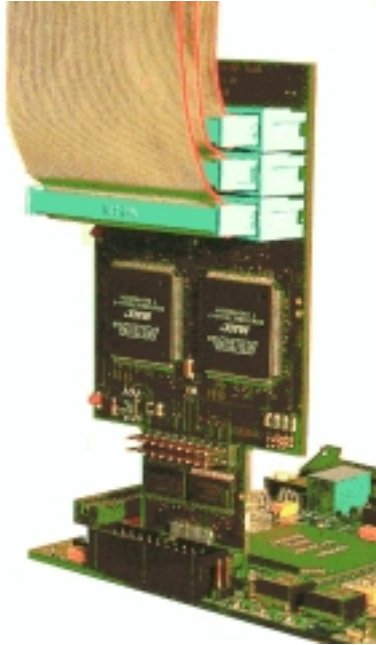
Neu für TRACE32-ICD

(* bis Mitte 2001)

ARM	ARM10*
Hitachi	SH4*
Infineon	MGOLD SGOLD RiderD
Intel	XScale*
MIPS	EJTAG* compliant processors
Motorola	DSP568xx MCS12

NEUE AUFZEICHNUNSMODI FÜR

ARM-ETM TRACE



Lauterbach Datentechnik GmbH unterstützt bereits seit längerem in vollem Umfang die Trace- und Triggermöglichkeiten der ARM Embedded Trace Macrocell. Bisher war jedoch nur eine Aufzeichnung im Normal Mode möglich. Bis zum Frühjahr 2001 werden auch die folgenden Aufzeichnungsmodi unterstützt:

- Normal Halfrate
- Mux
- DeMux
- DeMux Halfrate

Mit der Embedded Trace Macrocell (ETM) bietet ARM auch für sogenannte „deeply embedded“ ASICs sowohl einen Weg den Programm- und Datenfluß aufzuzeichnen, als auch erweiterte Triggermöglichkeiten. Eine Integration der ETM in das ASIC bedeutet allerdings, dass zur Ausgabe der Programm- und Datenflußinformationen weitere Pins benötigt werden. Die Bereitstellung einer komfortablen Trigger-Einheit erfordert außerdem zusätzliche Chipfläche. Beides ist kostenintensiv.

Programm- und Datenfluß

Um eine optimale Lösung für die Aufzeichnung der Tracedaten (Programm- und Datenfluß) anzubieten, ist die Anzahl der Trace-Port Pins skalierbar. Außerdem stehen verschiedene Aufzeichnungsmodi zur Verfügung. Bild 8 gibt eine Übersicht über die unterschiedlichen Aufzeichnungsmodi. Die Pfeile markieren dabei immer die Flanke, mit der die Tracedaten übernommen werden.

Entscheidet man sich bei den Trace-Port Pins für eine kleine Lösung, muß man sich darüber im Klaren sein, dass es sehr schnell zu einem Engpaß bei der Ausgabe der Tracedaten kommen kann. Um dann dennoch sinnvoll mit einem Entwicklungswerkzeug arbeiten zu können, ist es unbedingt notwendig, die ETM so zu konfigurieren,

Aufzeichnungsmodi der ARM ETM

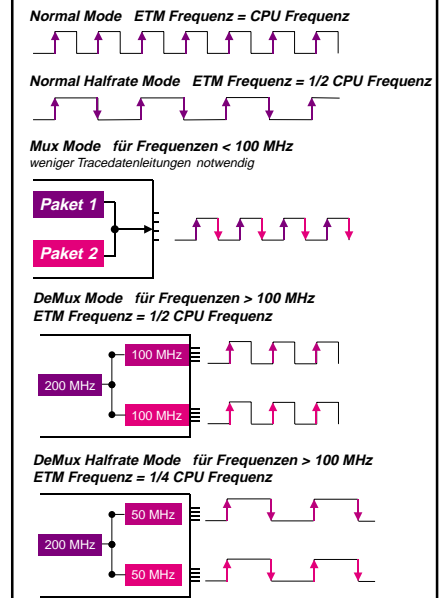


Bild 8

das bei einem drohenden Überlauf der Tracedaten die CPU solange innehält, bis eine lückenlose Weiterverarbeitung der Tracedaten gewährleistet werden kann (FIFO FULL Logik).

Die ARM-ETM wird von Lauterbach Datentechnik GmbH als Trace-Erweiterung zum In-Circuit Debugger TRACE32-ICD für den ARM7 bzw. ARM9 unterstützt. Die Trace-Erweiterung besteht dabei aus 2 Hardware-Komponenten:

	Normal Mode	Normal Halfrate Mode	Mux Mode	DeMux Mode	DeMux Halfrate Mode
Trace-Port Größe	4 Bit + 4 8 Bit + 4 16 Bit + 4	4 Bit + 4 8 Bit + 4 16 Bit + 4	4 6 10	2 * (4 Bit + 4) 2 * (8 Bit + 4) 2 * (16 Bit + 4)	2 * (4 Bit + 4) 2 * (8 Bit + 4) 2 * (16 Bit + 4)
Aufzeichnungs-Flanke	steigend	steigend und fallend	steigend und fallend	steigend	steigend und fallend
ETM Frequenz	CPU Freq.	1/2 CPU Freq.	CPU Freq.	1/2 CPU Freq.	1/4 CPU Freq.
Max. unterstützte CPU Frequenz	120MHz/ 200MHz	120MHz/ 200MHz	120 MHz	240 MHz	240 MHz

TRACE32-ICD

der kosteneffiziente
In-Circuit Debugger

- Universelles Tracemodul mit 64K bzw. 256K Frames Tracespeicher
- Preprozessor für die ARM-ETM

Die aktuelle Version des Preprozessors unterstützt die ARM-ETM im Normal Mode und im DeMux 4 Bit Mode. Die Aufzeichnung ist 4-fach gemultiplext, so dass bis zu 1 M Frames aufgezeichnet werden können.

Im Frühjahr 2001 wird die Version 2 des Preprozessors verfügbar sein. Es wird dann einen neuen Preprozessor für die beiden DeMux Modi geben, sowie einen, der alle übrigen Aufzeichnungsmodi unterstützt. Die max. Tracegröße ist auch hier 1 M Frames. Die Tabelle auf Seite 8 gibt eine Übersicht über die Aufzeichnungsmodi, die Trace-Port Pin Konfigurationen sowie die möglichen Maximalfrequenzen beim Einsatz von TRACE32-ICD.

Eine noch größere Tracetiefe wird dann zur Verfügung stehen, wenn TRACE32-PowerTrace auch für die ARM-ETM verfügbar ist. Siehe dazu auch Seite 3.

Zum Anschluß des Preprozessors an das Zielsystem müssen natürlich wie-

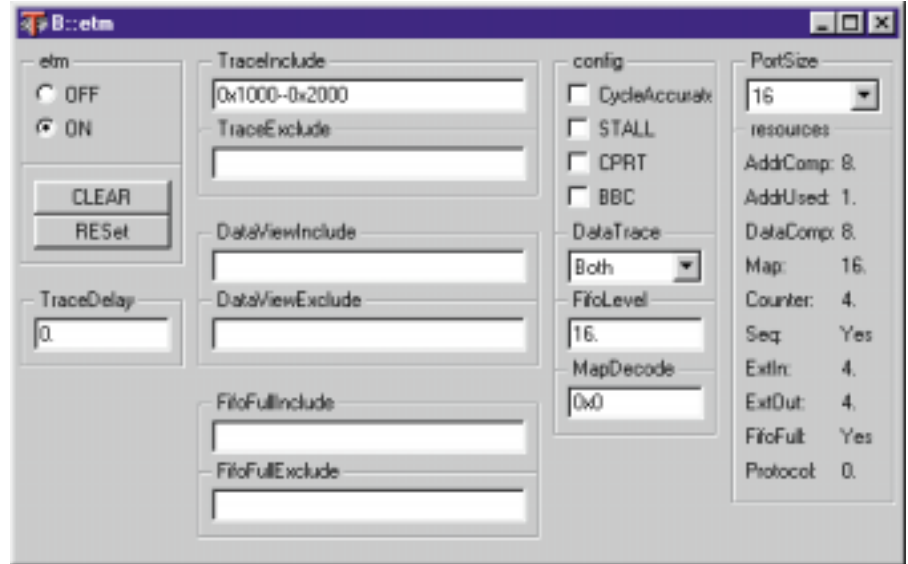


Bild 9

der entsprechende Tracestecker vorgesehen werden. Informationen zu den Steckern und der Pinbelegung finden Sie unter:

<http://www.lauterbach.com/adetmcon.html>

Triggermöglichkeiten

Auch die Triggermöglichkeiten, die über die ARM-ETM in das ASIC integriert werden können, sind frei kon-

figurierbar. Anwendungsspezifisch kann festgelegt werden, wieviele Adress- und Datenkomparatoren, wieviele Counter bzw. wieviele Trigger-Ebenen zur Verfügung gestellt werden. TRACE32-ICD prüft zunächst, welche Ressourcen im ASIC bereitstehen und erlaubt dann eine komfortable, dialoggeführte Triggerprogrammierung. Siehe dazu auch Bild 9.

Erweiterte Breakpoint-Möglichkeiten für TRACE32-ICD und TRACE32-FIRE



Beim Einsatz von TRACE32-ICD war bisher zum Setzen komplexer Breakpoints eine gute Kenntnis der On-Chip Triggereinheit notwendig. Eine erweiterte Breakpoint Dialog Box ermöglicht nun das einfache Setzen von komplexen Abbruchbedingungen.

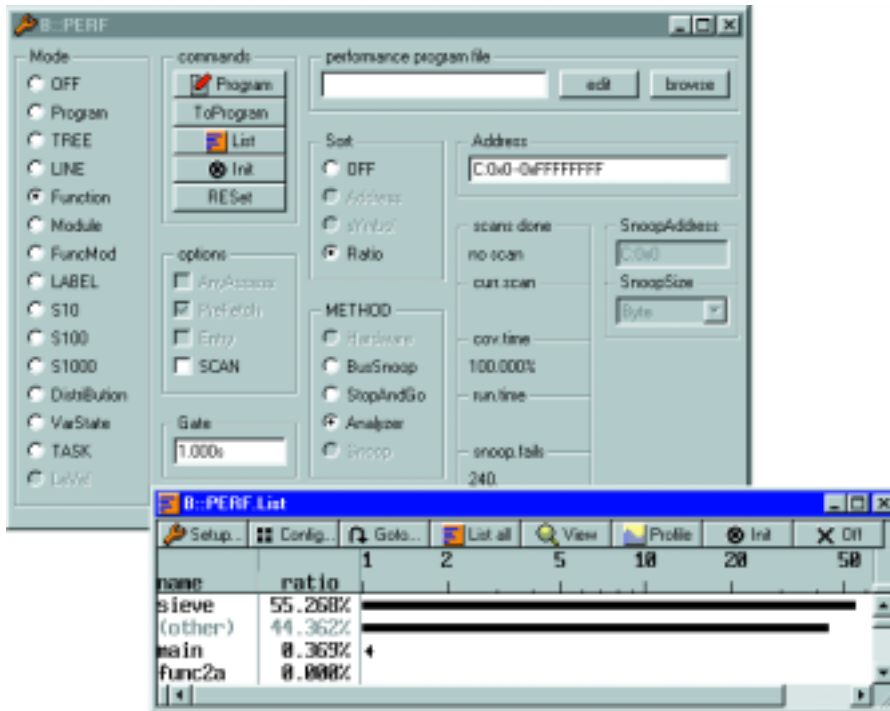
Neu ist dabei:

- Setzen von Breakpoints auf das Lesen bzw. Schreiben bestimmter Datenwerte
- Verknüpfen des Breakpoints mit einer Abbruch-Bedingung

- Verknüpfen des Breakpoints mit Kommandos, die immer dann ausgeführt werden, wenn der Breakpoint erreicht wird
- Spot Breakpoints auf Datenzugriffe

Die erweiterte Breakpoint Dialog Box steht auch auf dem RISC Emulator TRACE32-FIRE zur Verfügung. Dort sind die komplexen Breakpoints entweder über die On-Chip Triggereinheit des Prozessors oder über die Triggerprogrammierung im Emulator implementiert.

Neue Features für die Performance Analyse



Lauterbach Datentechnik GmbH erweitert den Funktionsumfang des Performance Analyzers um neue Aufzeichnungsmethoden. Die wichtigsten neuen Methoden sollen hier kurz vorgestellt werden.

Analyzer

Bei allen von TRACE32-ICD eingesetzten Performance-Messungen han-

delt es sich um statistische Verfahren. Um beispielsweise zu ermitteln, welche Funktion bzw. welches Modul anteilig an der Gesamtlaufzeit die meiste Zeit verbraucht, wird periodisch der aktuelle Programmzähler erfasst und statistisch ausgewertet. Bisher stand dazu als einzige Methode der sogenannte StopAndGo Mode zur

Verfügung. In diesem Mode wurde der aktuelle Programmzähler durch ein kurzes Anhalten des Anwenderprogramms ermittelt. Der Nachteil ist hier, dass die Meßmethode das Echtzeitverhalten beeinflusst. Um dieses Problem zu vermeiden, gibt es für alle TRACE32-ICD mit Traceerweiterung den neuen Mode Analyzer. Hier wird die Aufzeichnung in den Tracespeicher kurz angehalten, um den aktuellen Programmzählerinhalt zu ermitteln. Durch diese neue Meßmethode bleibt das Echtzeitverhalten vollkommen unbeeinflusst.

Snoop

Die neue Meßmethode Snoop bietet die Möglichkeit für die Performance Analyse periodisch einen Speicherinhalt auszulesen und statistisch auszuwerten. Die ausgelesenen Speicherinhalte können zur Analyse des Zustands einer Variablen verwendet werden oder über die Task-Performance in einem RTOS Auskunft geben. Damit dies ohne Echtzeitverletzung durchgeführt werden kann, muß die On-Chip Debug-Schnittstelle der eingesetzten Prozessorarchitektur das Auslesen des Speichers während der Abarbeitung des Programms erlauben.

Schulungstermine 2001

TRACE32-ICD

Donnerstag 8. März
Dienstag 26. Juni
Donnerstag 15. November

Weitere Termine auf Anfrage

TRACE32-ICE

Mi/Do 7./8. Februar
Mi/Do 27./28. Juni
Mi/Do 24./25. Oktober

Weitere Termine auf Anfrage

TRACE32-FIRE

Di/Mi 6./7. März
Di/Mi 19./20. Juni
Di/Mi 9./10. Oktober

Weitere Termine auf Anfrage

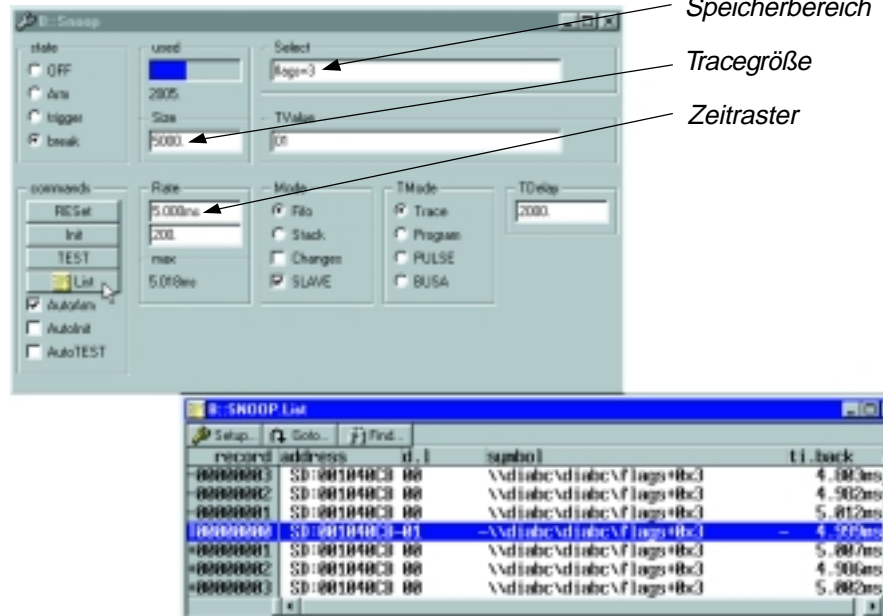
Virtueller Analyser

Der In-Circuit Debugger TRACE32-ICD verfügte bisher über keine Möglichkeit, die Änderungen ausgewählter Daten über die Zeit zu überwachen. Selbst wenn für die Prozessorarchitektur eine Trace-Erweiterung eingesetzt werden kann, kann damit häufig nur der Programmfluß erfaßt werden. Um diese Lücke zu schließen, ist in die TRACE32-Software ein sogenannter Virtueller Analyser eingebaut, der mit dem SNOOP Kommando gesteuert wird.

Um ausgewählte Daten zu überwachen, liest der virtuelle Analyser während des Programmlaufs in einem festen Zeitraster die entsprechenden Speicherzellen aus und übernimmt deren Inhalt in seinen virtuellen Tracespeicher. Damit dies ohne Echtzeitverletzung funktioniert, muß die eingesetzte Prozessorarchitektur das Auslesen des Speichers während der Abarbeitung des Programms erlauben. Dieses Feature steht für die folgenden Architekturen zur Verfügung:

- 68HC12
- ColdFire
- C166CBC
- TriCore

Beim ARM7 bzw. beim ARM9 kann das Speicherlesen über den Kommunikationsport erfolgen.



Das kleinste mögliche Zeitraster hängt im wesentlichen von der Implementierung der On-Chip Debugschnittstelle ab und liegt etwa zwischen 20-100µs.

Wie arbeitet man mit dem virtuellen Analyser:

- 1.) Größe des virtuellen Tracespeichers festlegen; da es sich um einen reinen Software-Trace handelt, kann der Tracespeicher beliebig groß sein
- 2.) Speicherbereiche einstellen, die überwacht werden sollen
- 3.) Zeitraster einstellen

Die aufgezeichneten Daten kann man sich dann wie ein Tracelisting anschauen.

Der virtuelle Analyser bietet zudem die Möglichkeit ein Triggerereignis auszulösen, wenn eine Speicherzelle einen bestimmten Wert enthält. Das Trigger-Ereignis kann zum Anhalten des Programms, zum Anhalten des virtuellen Analyzers oder zur Generierung eines speziellen Triggersignals verwendet werden.

Neben seiner Anwendung als Trace und Trigger kann der virtuelle Analyser auch zum Performance Test für Real-time Kernels eingesetzt werden.

Neues zum RTOS Support

Für den TRACE32-PowerView RTOS Support können folgende neue Features genutzt werden:

- Für jede Task können nun die Register und der Stack Frame angezeigt werden.

- Die MMU unterstützt mehrere Adressräume - beispielsweise für Chorus und Linux.
- Kundenspezifische RTOS können mit Hilfe des EDK angepaßt werden, dafür steht nun auch ein Debugger zur Verfügung.

Neu unterstützte Echtzeitkerne:

- ERCOSEK (ORTI) für PowerPC
- EPOC für ARM
- LINUX für PowerPC
- osCAN (ORTI) für 68HC12
- ProOSEK für 68HC12 und C16x
- Thread-X für ARM und PowerPC

BESUCHEN SIE UNS AUF DER

EMBEDDED SYSTEMS 2001

Sollten Sie keine Zeit finden, uns auf der Messe zu besuchen, senden wir Ihnen gerne Informationsmaterial über unsere Produkte zu:

Wir setzen folgende Prozessoren ein:

Ich interessiere mich für folgende Entwicklungswerkzeuge:

- TRACE32-ICD**
- Trace-Erweiterung für TRACE32-ICD**
- TRACE32-PowerTools**
- TRACE32-FIRE**

Absender:

Name _____

Firma _____

Adresse _____

Telefon _____

Fax _____

Email _____

LAUTERBACH 

FAX: ++49 8104 8943-30

Embedded Systems 2001

berechtigt zum kostenlosen Besuch der Messe

überreicht durch:

Lauterbach Datentechnik GmbH
Fichtenstr. 27

85649 Hofolding

für:



GASTKARTE

Embedded Systems 2001

14. - 16. Februar
von 9 bis 17 Uhr
Messe Nürnberg
Halle 11 + 12

die große
Embedded-Messe
für Entwickler und
Konstrukteure

Messeveranstalter:
Ludwig Drebingler GmbH
D-80802 München
Siegessstr. 12
Tel. 089-38 30 72 70
Fax 089-33 27 61